

新

LA4425 — モノリシックリニア集積回路 — カーラジオ、カーステレオ用 超外付け極少5Wパワーアンプ

特長

- 世界初、超外付け極少パワーアンプ
 - 業界最小パッケージに封入 ⇒ [SIP-5H (TO-126タイプ)]
 - しかも外付2点 ⇒ [入・出力結合コンデンサのみ]
- パワー ICとして、評価・調整・検討などがほとんど不要 ⇒ [管理簡素化]
- オペレーション電源範囲が広い ⇒ 5~16V
- 各種プロテクション内蔵
 - 過電圧プロテクション
 - 過熱プロテクション
 - 出力D・Cショートプロテクション内蔵
- ポップ音 軽減回路内蔵

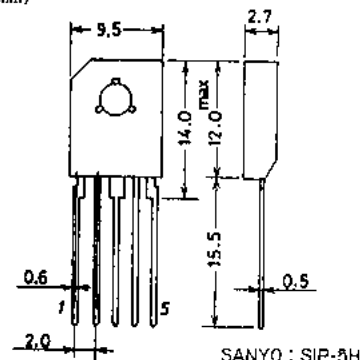
最大定格 / Ta=25°C

				unit
最大電源電圧	Vccmax	Rg=0	18	V
サージ最大電源電圧	Vcc surge	ジャイアントパルス 200msec ライズ、タイム 1msec	50	V
最大出力電流	Io peak		3.3	A
許容消費電力	Pd max	無限大放熱板付	7.5	W
動作周囲温度	To pg		-30~+80	°C
保存周囲温度	Tstg		-40~+150	°C

動作条件 / Ta=25°C

				unit
推奨電源電圧	Vcc		13.2	V
推奨負荷抵抗	RL		4	Ω
動作電源電圧範囲	Vcc op		5~16	V
動作負荷抵抗範囲	RL op	最大定格を越えない条件にて	2~8	Ω

外形図 3031A-S5TR
(unit: mm)



この資料の応用回路および回路定数は一例を示すもので、量産セットとしての設計を保証するものではありません。

またこの資料は正確かつ信頼すべきものであると確信しておりますが、その使用にあたってお客様の工業所有権その他の権利の実施に対する保証を行なうものではありません。

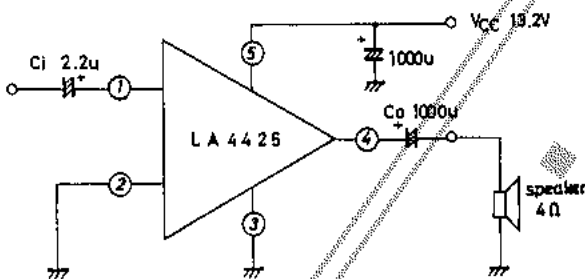
*これらの仕様は、改良などのため変更することがあります。

LA4425

動作特性 / $T_a=25^\circ\text{C}$, $V_{CC}=13.2\text{V}$, $R_L=4\ \Omega$, $f=1\ \text{kHz}$, $R_g=600\ \Omega$, 指定基板/指定回路, $30\times30\times1.5\text{mm}^3$ 厚Al使用にて

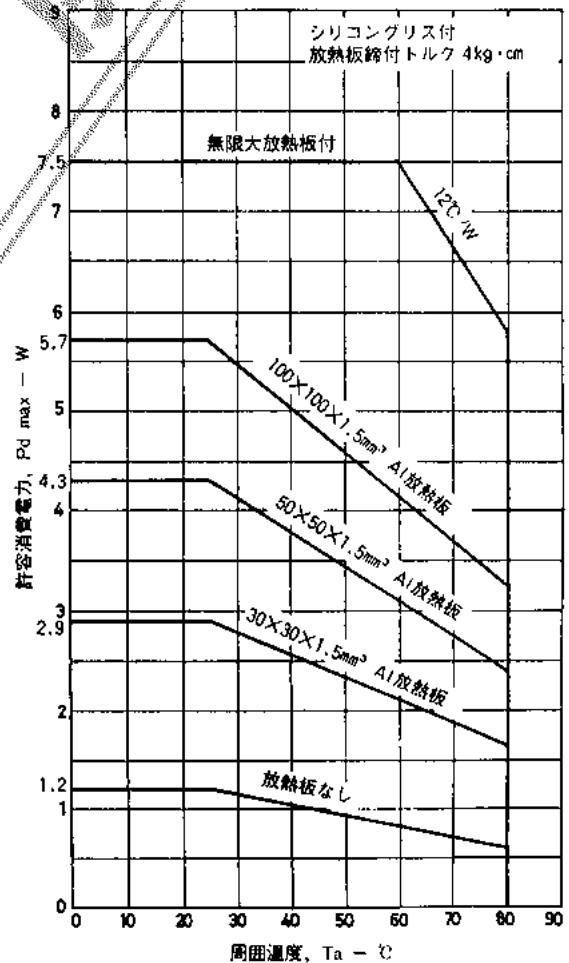
			min	typ	max	unit
無信号電流	I_{CC0}			65	130	mA
電圧利得	VG	$V_o=0\ \text{dBm}$	43	45	47	dB
出力電力	P_{o1}	$13.2\text{V}/4\ \Omega$, THD=10%	4	6		W
	P_{o2}	$14.4\text{V}/4\ \Omega$, THD=10%	5	6		W
全高調波ひずみ率	THD	$V_o=2\ \text{V}$		0.1	1.0	%
出力雑音電圧	V_{NO}	$R_g=0$, BPF=20Hz~20kHz		0.15	0.5	mV
リップル除去率	SVR1	$R_g=0$, BPF=20Hz~20kHz $V_R=0\ \text{dBm}$, $f_R=100\ \text{Hz}$	30	40		dB
	SVR2	$R_g=0$, BPF=20Hz~20kHz $V_R=0\ \text{dBm}$, $f_R=1\ \text{kHz}$		40		dB
過電圧アタック	V_{CCX}	$R_g=0$		1.5		V
スターティングタイム	t_s			0.35		sec
入力抵抗	R_i			50		k Ω
ロールオフ周波数	f_L			40		Hz
	f_H			90		kHz
サーマル動作温度	T_{case}			125		$^\circ\text{C}$

応用回路図



- 過電圧プロテクション内蔵
- 過熱プロテクション内蔵
- ポップ音軽減回路内蔵
- 出力D-Cショートプロテクション内蔵

$P_d\ \text{max} - T_a$



IC使用上の注意

最大定格

最大定格付近で使用した場合、わずかの条件変動でも最大定格を越えることがあり、破壊事故を招くので十分な注意が必要である。

プリント基板

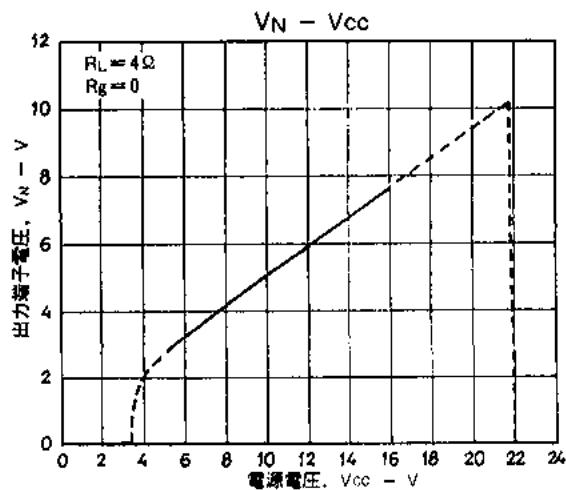
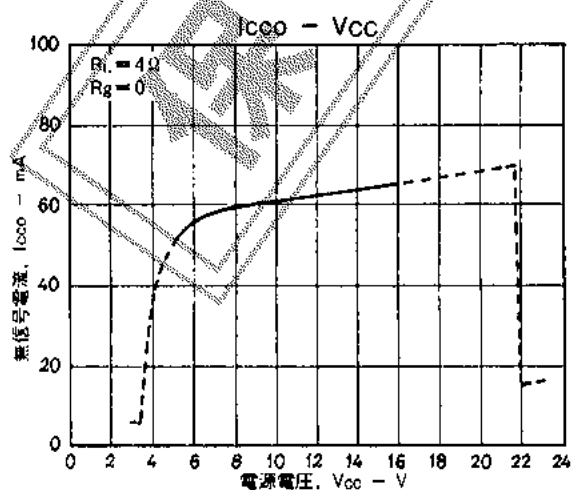
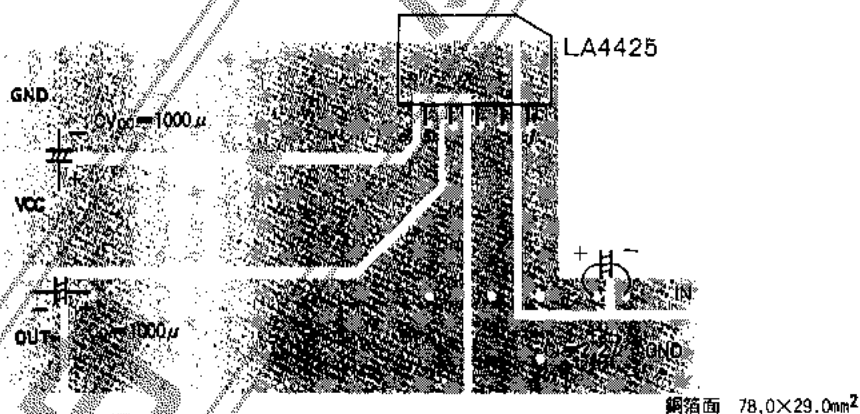
基板を作成する場合、プリントパターン例を参考にし、入出力の帰還ループができないようにする。

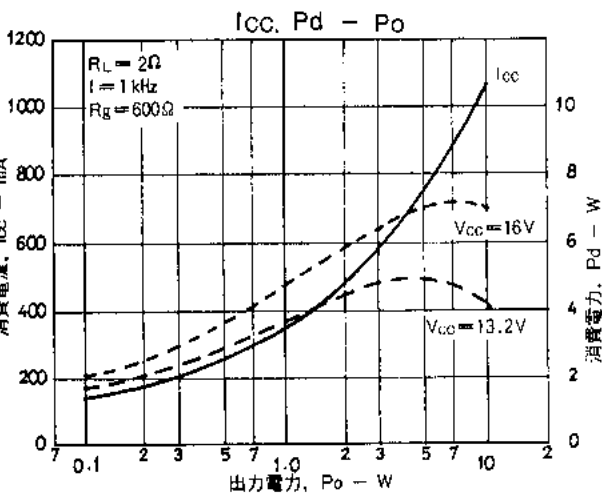
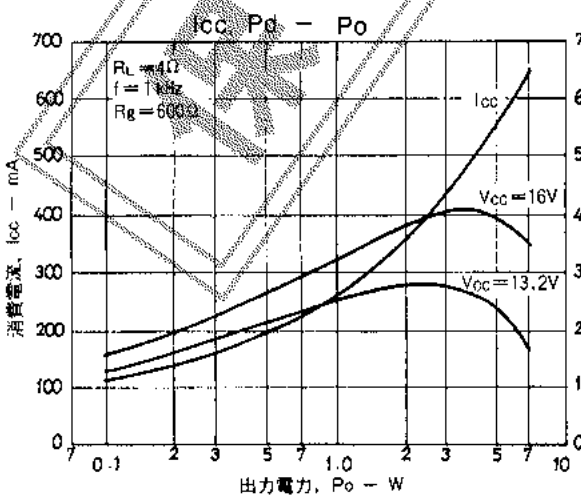
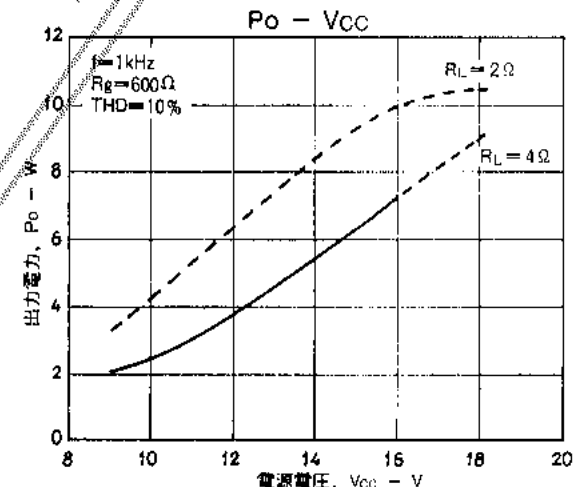
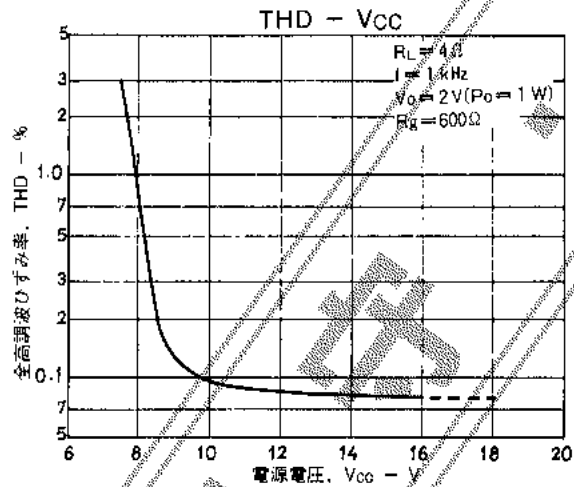
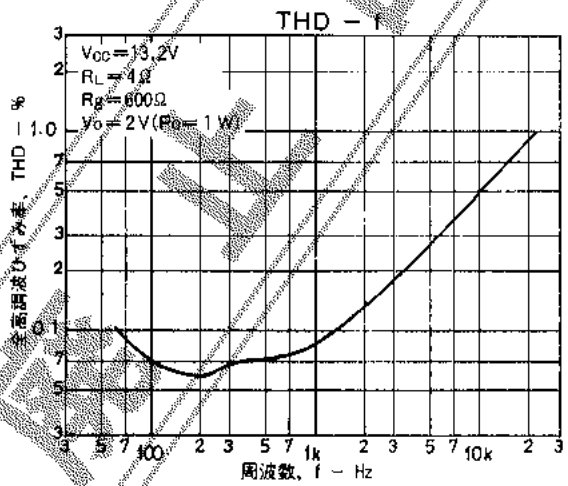
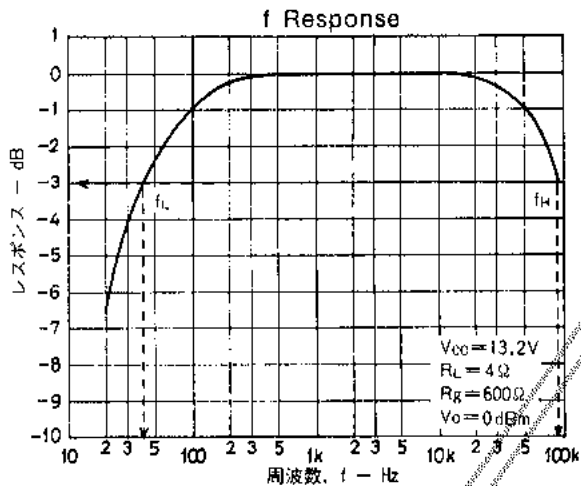
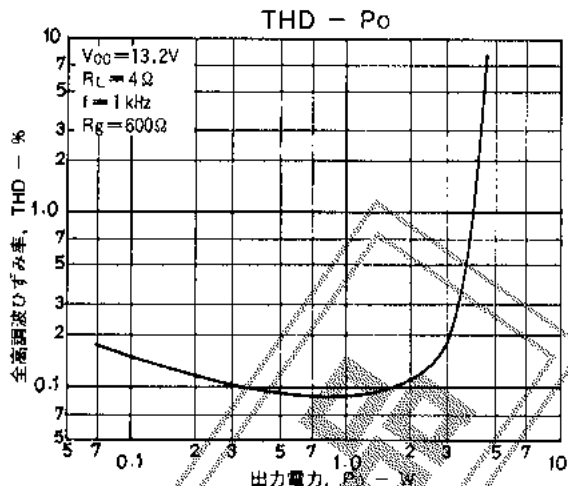
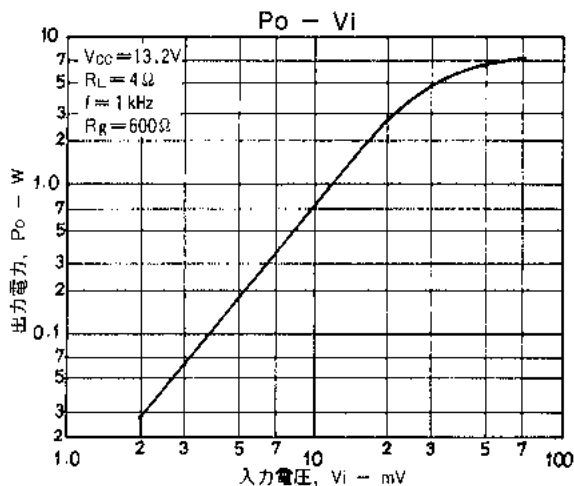
外付点数 比較表

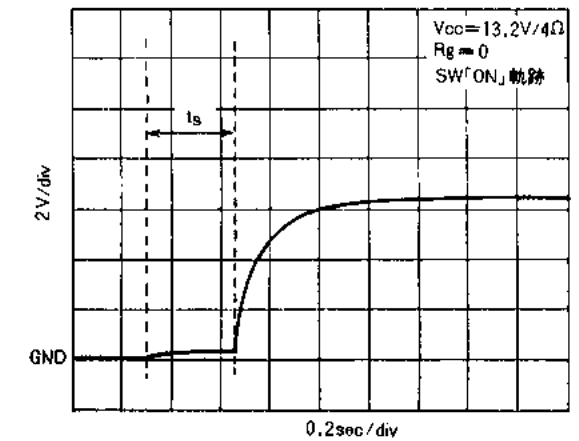
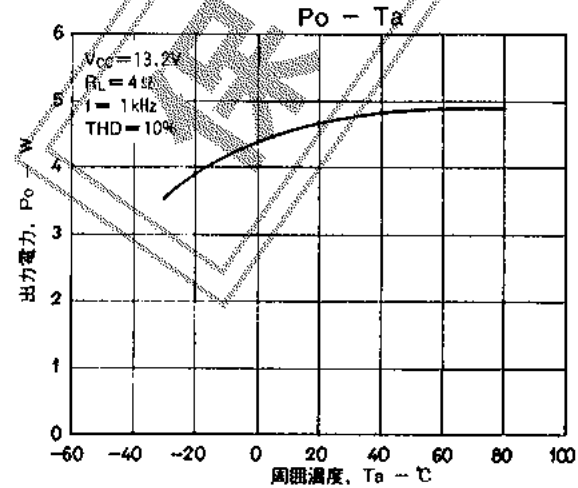
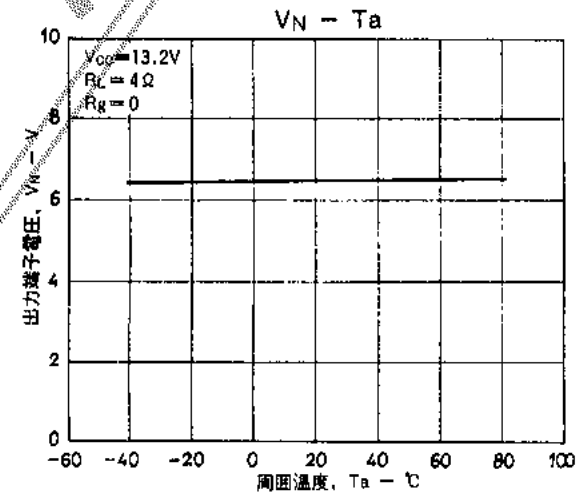
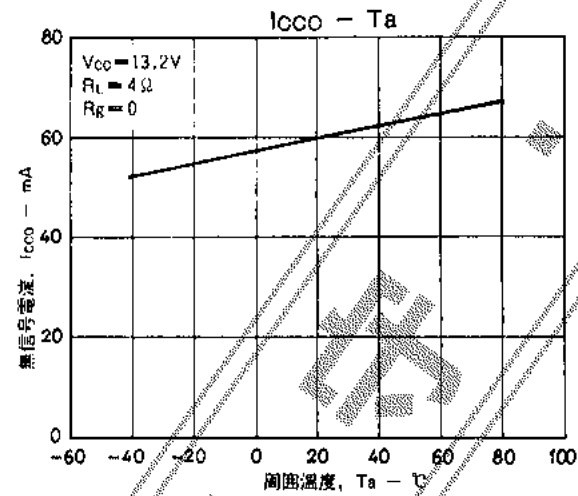
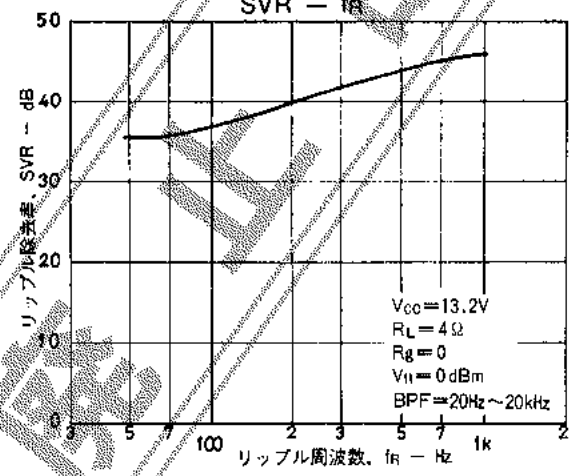
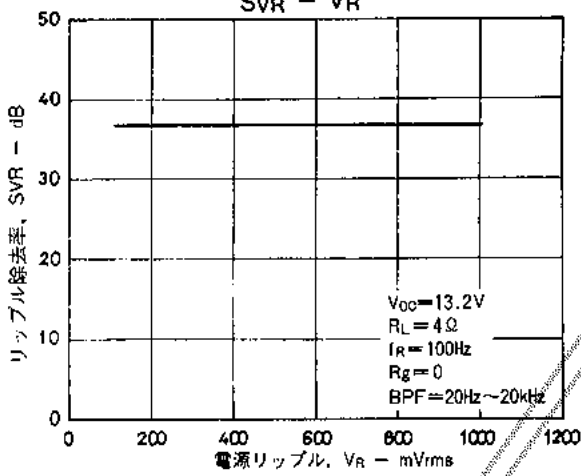
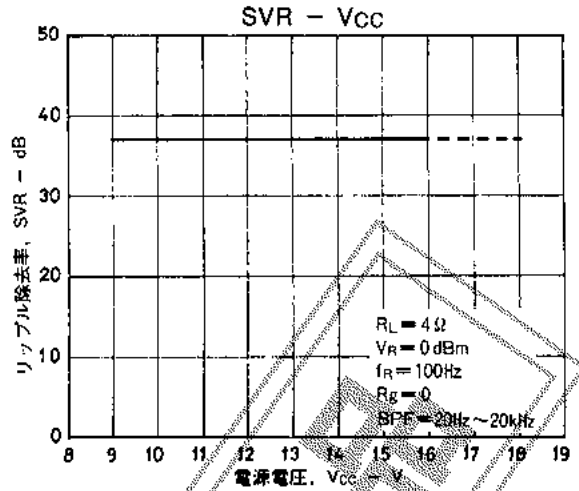
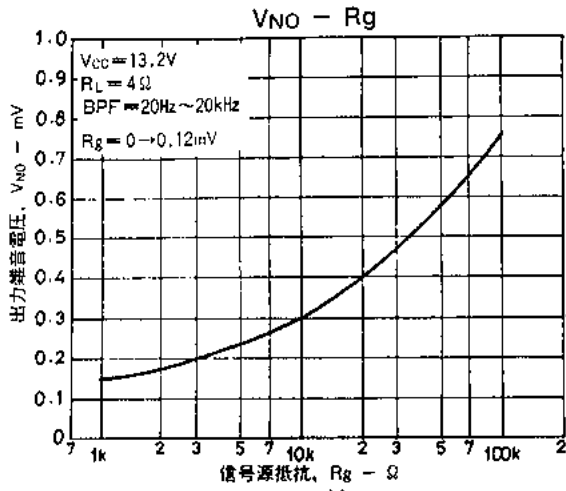
外付部品名称	当社従来IC	LA4425
出力結合コンデンサ	○	○
入力結合コンデンサ	○	○
ブート・ストラップコンデンサ	○	×
帰還コンデンサ	○	×
フィルタコンデンサ	○	×
位相補償コンデンサ	○	×
[発振補正用マイラ]	○	×
[発振補正用抵抗]	○	×
合計	8点	2点

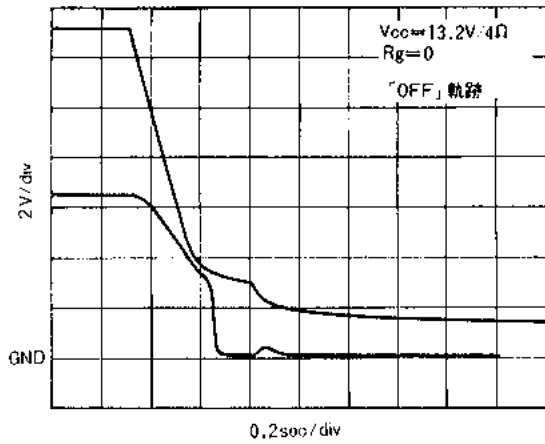
注：電源コンデンサは、パワー IC 部品として、共にカウントしていない。

プリントパターン例





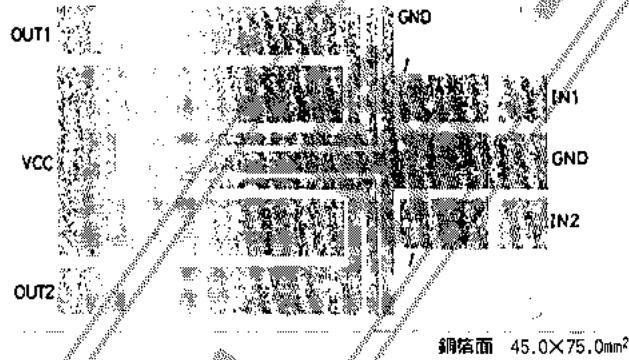




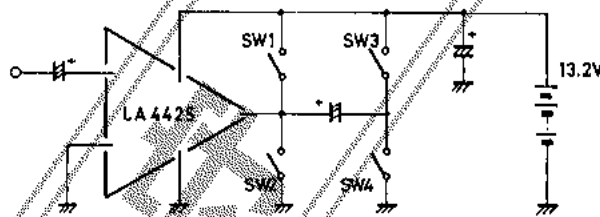
取扱いの説明および注意事項

- 外乱パスは、(1-②)ピン間に1000pF等挿入する。
- プリント基板のレイアウトにてGNDラインのアウトワークに注意する。Sg路と負荷電流の流入出路が重ならないよう工夫する。推奨プリント基板を参考に2, 3ピンのスリット化法をすること。

DUAL基板参考例

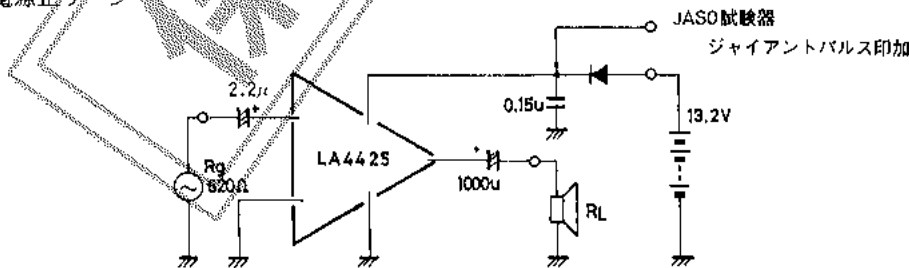


• 各種短絡テスト



当社推奨基板、30×30×1.5mm³厚A0板使用にてVcc=13.2Vを印加し、上記SW1～SW4の個別のDC/AC短絡に対してIC保護がなされる。ただし、DCショート(SW1 or SW2)オン状態にてVcc「ON」させるとICは破壊するので注意する。

• 電源正サージ



電源ラインの正サージ耐量をアップさせるためにIC内部の過電圧プロテクタ(Vccx≒21.5V)によって、全バイアス路の遮断/出力ステージ素子のB-E間逆バイアス化を図っている。つまり周知の如く、Vceo(Vcer 型となっている出力ステージ素子をVces(Vcbo)型にしてその耐量アップを図っている。

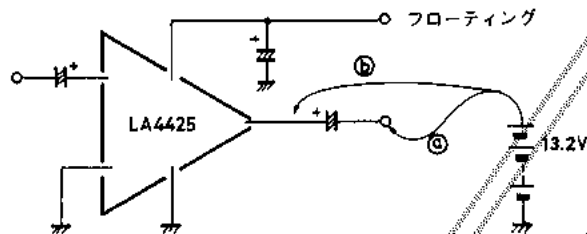
- 負荷抵抗と誤動作

$R_L < 2\Omega$ にし、かつ V_{CC} が高くなると、有信号(THD=10%)設定でSWを「ON」すると、瞬時的に地絡検出(電流×電圧シュミット回路)が動作するので注意する。

- TaBの取扱いと注意

ICのSubストレート(セットでは放熱板)に電源電圧が印加されるとIC構造上、各種PNジャンクション(劣化および破壊)が損傷するので取扱いに注意する。そのエネルギー耐量(電圧波高値、パルス幅)については、当社品質保証部に相談すること。なお、ICのTaB(Subストレート)は③pin大信号GNDと共通になっている。

- 出力端への+V_{CC}テスト



電源ピンが電源コンデンサ挿入条件でフローティングとなっており、上図のような+V_{CC}が出力ライン④および⑥にてタッチした時、一般にはIC内部の上側パワートランジスタが破壊する。

LA4425では保護バイパス路がIC内部にて工夫されている。

- スタートアップタイム (ts)

0.35sec/typにしてあるが入力コンデンサCiを小さくすると早くなり大きくすると遅くなる。

- ポップ音

$R_g = 50k\Omega$ まではポップ音防止回路が軽減動作する。ただし、 $R_g = open$ では入力コンデンサCiの充電路がなくなるのでポップ音軽減回路は動作しなくなり、クリック、ノイズは大きくなる。

- VG/OSC

電圧利得はIC内部にて45dB/Fixedになっている。外部で可変することは不可能である。

IC内部の各段間に位相補償容量(350pF/TOTAL)を内蔵し、またオープンループゲインを浅くしている。さらに上/下の駆動形態を等価にし、終段の電流ゲインの合わせ込みを図ることにより、パワーIC特有の高域寄生発振対策をIC内部で行っている。

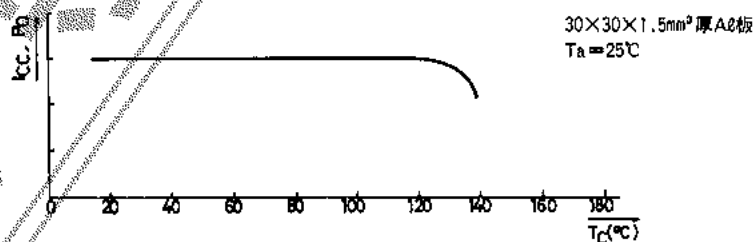
- BTL結合

IC自身での結合は不可能である。

- ICの逆挿入

破壊しないようにピン配列を考慮してある。

- T・S・D動作温度について



T・S・D動作温度は実力的にT_{case} 120~130°Cで動作を開始する。これを下記式をもとにジャンクション温度(T_j)に換算するとT_j ≒ 165°C

$$T_j = \theta_{jc} \cdot P_d + T_{case}$$

T・S・D動作が進むと、出力端子のバイアス電圧が下がり上側波形がドライブされにくくなる。したがって電流(I_{cc})や電力(P_o)が低下する傾向を示す。

LA4425放熱板取付け時の注意

1. 締付けトルクは、4～6 kg・cmの範囲とする。
2. 放熱板のネジ穴間隔はICのネジ穴間隔と一致させる。
3. 取付けのネジはJISで規定されたトラス小ネジや、バインド小ネジ相当の頭部を持つネジを使用する。また、ICケースを保護するためにワッシャを併用する。
4. ICのヒートシンクと放熱板の間には切削クズ等の異物をはさまないこと。また、接合面にグリスを塗布する場合、全体に均一に塗るよう心がける。
5. 放熱板取付のタブ、ヒートシンクは、チップのGNDと同電位になっているため、他のデバイスと共用の放熱板に取付る場合、この点に注意すること。
6. ICに放熱板を取付けた後、ICリードピンをプリント基板に半田付けする。

保守

廃止品